

PAT-NO: JP02001166848A

DOCUMENT-IDENTIFIER: JP 2001166848 A

TITLE: METHOD FOR SELECTING SIGNAL HAVING  
COMPATIBILITY WITH  
ISO 7816 STANDARD

PUBN-DATE: June 22, 2001

INVENTOR-INFORMATION:

NAME	COUNTRY
DIGABEL, PATRICK	N/A

ASSIGNEE-INFORMATION:

NAME	COUNTRY
KONINKL PHILIPS ELECTRONICS NV	N/A

APPL-NO: JP2000312006

APPL-DATE: October 12, 2000

INT-CL (IPC): G06F001/10, G06F001/08, G06K017/00

ABSTRACT:

PROBLEM TO BE SOLVED: To provide a signal selection method having compatibility with ISO 7816 standard.

SOLUTION: In the method for selecting one of N signals, a validation signal related to a signal to be selected is turned to be in an active state by a selection signal. The method includes an attribute application process for applying the states of related selection signals to respective validation signals when all the validation signals are in non-active states. Thus the soundness of a duty cycle of an output signal can be held

as the result of the  
executed selection. The method can be used for the  
switching of a clock signal  
in a smart card reader.

COPYRIGHT: (C) 2001, JPO

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2001-166848

(P2001-166848A)

(43)公開日 平成13年6月22日 (2001.6.22)

(51)Int.Cl.<sup>7</sup>

G 0 6 F 1/10  
1/08  
G 0 6 K 17/00

識別記号

F I

テ-マコ-ト(参考)

G 0 6 K 17/00

D

G 0 6 F 1/04

3 3 0 Z

3 2 0 A

審査請求 未請求 請求項の数10 O L (全 9 頁)

(21)出願番号

特願2000-312006(P2000-312006)

(22)出願日

平成12年10月12日 (2000.10.12)

(31)優先権主張番号 9 9 1 2 9 2 5

(32)優先日 平成11年10月15日 (1999.10.15)

(33)優先権主張国 フランス (F R)

(71)出願人 590000248

コーニンクレッカ フィリップス エレクトロニクス エヌ ヴィ  
Koninklijke Philips  
Electronics N. V.

オランダ国 5621 ベーアー アイントー  
フェン フルーネヴァウツウェッハ 1

(72)発明者 パトリック、ディガベル

フランス国モンドビル、アレ、コンペー  
ル、18

(74)代理人 100064285

弁理士 佐藤 一雄 (外3名)

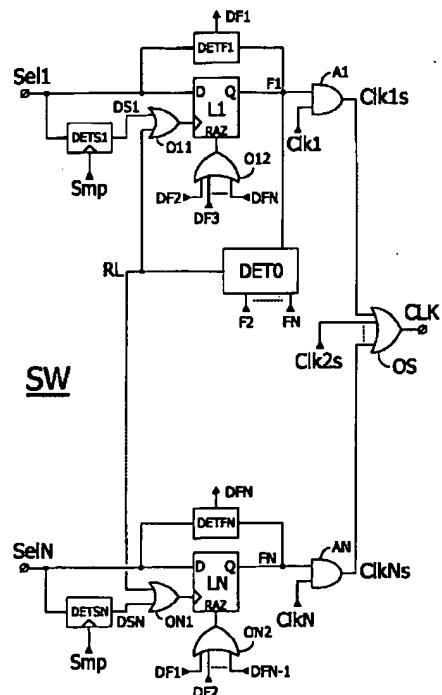
最終頁に続く

(54)【発明の名称】 ISO7816標準と互換性のある信号選択方法

(57)【要約】

【課題】 ISO7816標準と互換性のある信号選択方法を提供する。

【解決手段】 本発明は、N個の信号から一つの信号を選択する方法であって、選択されるべき信号と関連するバリデーション信号が選択信号によりアクティブ状態にされる方法に関する。本発明に係る方法は、全てのバリデーション信号が非アクティブ状態にあるときに、バリデーション信号のそれぞれに、関連する選択信号の状態を付与する属性付与過程を含む。本発明は、こうして遂行される選択の結果として、出力信号のデューティサイクルの健全性を保存することができる。用途として、スマートカードリーダにおけるクロック信号のスイッチングが挙げられる。



## 【特許請求の範囲】

【請求項1】N個の信号から一つの信号を選択する方法であって、その選択は、選択されるべき信号と関連するバリデーション信号を選択信号によりアクティブ状態にすることにより行なわれ、その方法は、バリデーション信号のそれぞれに、関連する選択信号の状態を付与する属性付与過程を含み、その属性付与過程は、総てのバリデーション信号が非アクティブ状態にあるときに遂行されるものであることを特徴とする方法。

【請求項2】N個の信号から一つの信号を選択する方法であって、その選択は、選択されるべき信号と関連するバリデーション信号を選択信号によりアクティブ状態にすることにより行なわれ、その方法は、所定時点以降アクティブフロントを与えていないバリデーション信号を非アクティブ状態にリセットするリセット過程を含み、そのリセット過程は、少なくとも2つのバリデーション信号が同時にアクティブ状態にあるときに遂行されるものであることを特徴とする方法。

【請求項3】N個の信号から一つの信号を選択する方法であって、その選択は、選択されるべき信号と関連するバリデーション信号を選択信号によりアクティブ状態にすることにより行なわれ、その方法は、所定時点以降アクティブフロントを与えていない総てのバリデーション信号を非アクティブ状態にリセットするリセット過程を含み、そのリセット過程は、それらのバリデーション信号の一つがアクティブフロントを与えたときに遂行されるものであることを特徴とする方法。

【請求項4】N個の信号から一つの信号を選択する方法であって、その選択は、選択されるべき信号と関連するバリデーション信号を選択信号によりアクティブ状態にすることにより行なわれ、

その方法は、バリデーション信号のそれぞれに、関連する選択信号の状態を付与する属性付与過程を含み、その属性付与過程は、総てのバリデーション信号が非アクティブ状態にあるときに遂行されるものであり、その方法は、所定時点以降アクティブフロントを与えていないバリデーション信号を非アクティブ状態にリセットするリセット過程を含み、そのリセット過程は、少なくとも2つのバリデーション信号が同時にアクティブ状態にあるときに遂行されるものであり、

その方法は、所定時点以降アクティブフロントを与えていない総てのバリデーション信号を非アクティブ状態にリセットするリセット過程を含み、そのリセット過程は、それらのバリデーション信号の一つがアクティブフロントを与えたときに遂行されるものであることを特徴とする方法。

【請求項5】チップカードに機械とのデータ交換を可能とする方法であって、機械から供給されるN個のクロック信号から選択された1つのクロック信号がチップカードに送られ、その方法が、その目的のために、請求項1

乃至4のいずれかに記載の方法を利用することを特徴とする方法。

【請求項6】N個の入力信号から選択された一つの信号を、その入力信号と関連するバリデーション信号が、関連する選択信号によりアクティブ状態にされたときに出力に供給するように設計されたスイッチング装置であって、

総てのバリデーション信号が非アクティブ状態にあるときに起動され、バリデーション信号のそれぞれに、それ

10 と関連する選択信号の状態を付与する機能を有する属性付与手段と、

少なくとも2つのバリデーション信号が同時にアクティブ状態にあるときに起動され、所定時点以降アクティブフロントを与えていないバリデーション信号の状態を非アクティブ状態にリセットする機能を有するリセット手段と、を備えていることを特徴とするスイッチング装置。

【請求項7】選択信号のアクティブフロントを検出する検出手段と、

20 選択信号の状態を格納し、前記選択信号のアクティブフロントにより起動されてバリデーション信号を供給するメモリ手段と、をさらに備えていることを特徴とする請求項6に記載のスイッチング装置。

【請求項8】総てのバリデーション信号が同時に非アクティブ状態にあることを検出し、前記属性付与手段を制御する検出手段をさらに備えていることを特徴とする請求項7に記載のスイッチング装置。

【請求項9】バリデーション信号のアクティブフロントを検出し、前記リセット手段を制御する検出手段をさらに備えていることを特徴とする請求項7に記載のスイッチング装置。

【請求項10】スマートカードとのデータ交換を行うために、特にスマートカードにN個のクロック信号から選択された一つのクロック信号を供給する装置であって、請求項6に記載のスイッチング装置を備えていることを特徴とする装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、N個の信号から一つの信号を選択する方法に関する。この選択は、選択されるべき信号に関連するバリデーション信号を、選択信号によりアクティブ状態にすることによって、行なわれる。

## 【0002】

【従来の技術】米国特許第4,853,653号は、上述のような方法を遂行することによりN個の入力信号から選択された一つの出力信号を供給するように設計されたスイッチングデバイスを開示する。このスイッチングデバイスにおいては、複数のバリデーション信号が選択信号の格納と関連して存在する。それらのバリデーショ

ン信号の一つがアクティブ状態にある場合、即ち、（この特許に開示される）既知のデバイスと関連する記述においては論理レベル1にある場合、他のバリデーション信号と関連する選択信号の格納は抑止される。この抑止は、選択信号の一つ、即ち、アクティブ状態のバリデーション信号と関連する一つが、非アクティブ状態に入った瞬間から、即ち、既知のデバイスと関連する記述においては論理レベル1から論理レベル0に入った瞬間から、ある時間期間が経過した後に解除される。既知のスイッチングデバイスにおいて用いられている方法は、こうして、信号のスイッチングに遅延を導入する。つまり、その間、スイッチングデバイスの出力信号が、入力信号のいずれにも対応しない無視することができない長さの時間期間が存在する。これは、出力信号が、関係する信号の数個の連続するサイクルにおいて零のデューティサイクルを有することを意味する。

#### 【0003】

【発明が解決しようとする課題】このような遅延期間は、多くの応用において許容することはできない。より具体的には、スイッチングデバイスがスマートカードとデータをやりとりするように設計された装置内において用いられる場合、この装置はスマートカードに、装置内において利用可能なN個のクロック信号から選択された一つのクロック信号を供給することを要求され、このとき、チップカードに供給されるクロック信号はISO/IEC 7816-3:1997標準、即ち、関係する信号のデューティサイクルが常に4.5%乃至5.5%の間にあるという規則に従うことを要求される。ISO/IEC 7816-3:1997標準によると、1スイッチング動作の当たり、この規則の1回のみの違反は許される。

【0004】（上述の特許に開示される）既知のスイッチングデバイス内で用いられる選択方法は、上述の抑止の性格のために、必然的に、この規則を連続的に破り、従って、ISO/IEC 7816-3:1997標準と互換性がない。

【0005】抑止過程の禁止は、この問題に対する自然な解決となるように思えるが、これは別の困難を生む。

【0006】事実、選択信号が上記信号の格納を指令するアクティブフロントの発生と同時にスイッチした場合、バリデーション信号の次の状態は予測不能となる。

【0007】例えば、正常の動作では、以前はアクティブであった1つのバリデーション信号と関連する選択信号の状態（の変化）が検出されると、そのバリデーション信号は非アクティブ状態に入る。ここで、この例において、次にアクティブ状態に入るべきバリデーション信号と関連する選択信号のアクティブ状態へのスイッチング（変化）が、このスイッチングが格納を指令するアクティブフロントと同時に発生したために検出されなかった場合、関連するバリデーション信号は非アクティブ状

態にとどまる。この場合、総てのバリデーション信号が、選択信号の格納を指令する次のアクティブフロントが出現するまで、非アクティブ状態にとどまることとなる。このために、潜伏（ラテント）期間が出現し、この期間においては、スイッチングデバイスの出力信号は、2回、零のデューティサイクルを有することとなる。このため、この方法もISO/IEC 7816-3:1997標準と互換性がない。

#### 【0008】

10 【課題を解決するための手段】本発明の一つの目的は、上述のケースにおいては、ISO/IEC 7816-3:1997標準の規則に違反しないデューティサイクルを有する信号の生成を可能とする方法を提唱することにより、この欠点を救済することにある。

【0009】この目的のために、冒頭において説明された方法は、本発明によると、バリデーション信号のそれぞれに、関連する選択信号の状態を付与する属性付与（アトリビューション）過程を含み、この属性付与過程は、総てのバリデーション信号が非アクティブ状態にあるときに遂行される。

20 【0010】この方法によると、属性付与過程は、総てのバリデーション信号が同時に非アクティブ状態であることが検出されたときに直ちに遂行され、（本来は）アクティブ状態に入っていたはずのバリデーション信号にアクティブ状態が付与される。このほとんど瞬間的な修正のために、上述のケースにおいて、本発明に係る方法によって生成される出力信号のデューティサイクルに重大な混乱は発生しないことが確保される。

【0011】選択信号のスイッチング（変化）が、前記

30 信号の格納を指令するアクティブフロントと同時に発生した場合、これが別の悪影響を及ぼす場合もある。以前はアクティブであったバリデーション信号の一つと関連する選択信号の状態の変化が、そのスイッチングが格納を指令するアクティブフロントと同時に発生したために検出されなかった場合、このバリデーション信号は、アクティブ状態にとどまる。この同一のケースにおいて、統いて、次にアクティブ状態に入ることを予定されていたバリデーション信号と関連する選択信号のアクティブ状態へのスイッチングが検出されると、これと関連する

40 バリデーション信号もアクティブ状態に入る。このケースにおいては、少なくとも2つのバリデーション信号が、選択信号の格納を指令する次のアクティブフロントが出現するまでアクティブ状態となる。これは、スイッチングデバイスの出力信号がその期間を通じてアクティブ状態にとどまる潜伏期間を発生させ、こうして数回に相当するデューティサイクルを与えることとなる。これは、上述のISO/IEC 7816-3:1997標準の規則に違反する。

【0012】本発明のもう一つの目的は、上述のケースにおいては、ISO/IEC 7816-3:1997標

準の規則に違反しないデューティサイクルを有する信号の生成を可能とする方法を提唱することにより、この不都合を救済することにある。

【0013】これを達成するために、冒頭に説明された方法は、本発明によると、ある与えられた時点以降アクティブフロントを与えないバリデーション信号を非アクティブ状態にリセットするリセット過程を含み、このリセット過程は、少なくとも2つのバリデーション信号が同時にアクティブ状態にあるときに遂行される。

【0014】この方法によると、このリセット過程は、複数のバリデーション信号が同時にアクティブ状態にあることが検出されたときに直ちに遂行され、非アクティブ状態に入るべきであったバリデーション信号には、非アクティブ状態が与えられる。このほとんど瞬間的な修正のために、上述のケースにおいて、本発明に係る方法によって生成される出力信号のデューティサイクルに、大きな混乱が発生しないことが確保される。

【0015】一つのバリエーションにおいては、本発明は、冒頭において説明されたような方法であって、ある与えられた時点以降アクティブフロントを与えない総てのバリデーション信号を非アクティブ状態にリセットするリセット過程を含むことを特徴とする方法に関する。このリセット過程は、これらバリデーション信号の一つがアクティブフロントを与えたときに遂行される。

【0016】このバリエーションでは、様々なバリデーション信号の状態の検出を省略することができる。即ち、この方法においては、どのバリデーション信号が最も最近アクティブフロントを与えたかを決定することのみが必要とされ、他の総てのバリデーション信号は非アクティブ状態にリセットされる。

【0017】本発明は、さらに、N個の信号から一つの信号を選択する方法であって、選択されるべき信号と関連するバリデーション信号が選択信号によりアクティブ状態とされる方法に関し、本発明によると、この方法は、上述の属性付与過程とリセット過程とを含むことを特徴とする。

【0018】この方法は、スイッチングデバイス内で用いられたとき、選択信号と、前記信号の格納を指令するアクティブフロントとが同時に出現したときに発生し得る悪影響に対して非常に強い出力信号を生成することを可能とする。

【0019】上述のように、本発明は、チップカードが装置とデータをやりとりできるようにするための方法にも関する。この方法においては、装置によって供給されるN個のクロック信号から選択された一つのクロック信号がチップカードに送られるが、本発明によると、この方法は、この目的のために、上述の方法を利用する。

【0020】さらに、もう一つの実施例においては、本発明は、N個の入力信号から選択された一つの信号を、前記入力信号と関連するバリデーション信号が、関連す

る選択信号によりアクティブ状態にされたときに、出力に供給するように設計されたスイッチングデバイスに関し、このスイッチングデバイスは、総てのバリデーション信号が非アクティブ状態にあるとき起動され、バリデーション信号のそれぞれに、それと関連する選択信号の状態を付与する機能を有する属性付与手段と、少なくとも2つのバリデーション信号が同時にアクティブ状態を有するときに起動され、ある与えられた時点以降アクティブフロントを与えないバリデーション信号の状態を非アクティブ状態にリセットする機能を有するリセット手段と、を備えている。

【0021】本発明は、特に、スマートカードに供給されるべきクロック信号の選択に適する。本発明は、従つて、スマートカードとデータをやりとりするため、特に、スマートカードにN個のクロック信号から選択された一つのクロック信号を供給するための装置にも関する。本発明によると、この装置は、上述のスイッチングデバイスを備える。

【0022】本発明は、以下の説明を添付の図面を参照しながら読むことにより一層理解することができるものである。ここで、以下の説明は、単に一例として与えられるものであり、本発明を限定するものではないことに注意する。

### 【0023】

【発明の実施の形態】図1は、本発明の好ましい実施例によるスイッチングデバイスSWを示す。このスイッチングデバイスSWは、N個の入力信号C1k1...C1kNから選択された一つの信号C1kiを、前記入力信号C1kiと関連するバリデーション信号Fi(iは、1~N)が、関連する選択信号Se1iによりアクティブ状態にされたときに、出力CLKに供給する。このスイッチングデバイスは、総てのバリデーション信号F1...FNが非アクティブ状態にあるとき起動され、バリデーション信号Fiのそれぞれに、それと関連する選択信号Se1iの状態を付与する機能を有する属性付与(アトリビューション)手段(O11...ON1)と、少なくとも2つのバリデーション信号が同時にアクティブ状態をえたときに起動され、ある与えられた時点以降アクティブフロントを与えていないバリデーション信号の状態を非アクティブ状態にリセットする機能を有するリセット手段(O12...ON2)と、を備えている。

【0024】この実施例においては、スイッチングデバイスSWは、さらに選択信号Se11...Se1Nのアクティブフロントを検出するための検出手段DETSi(iは、1~N)と、選択信号Se11...Se1Nの状態を格納するためのメモリ手段Li(iは、1~N)とを備え、これらメモリ手段は、前記選択信号のアクティブフロントによって起動され、バリデーション信号F1...FNを供給する。

【0025】この実施例においては、メモリ手段は、単純なDラッチから形成される。

【0026】この実施例においては、スイッチングデバイスSWは、さらに、総てのバリデーション信号F1...FNが同時に非アクティブ状態にあるかどうかを検出するための検出手段DET0を備え、この検出手段は、属性付与手段(O11～ON1)を制御するために用いられる。

【0027】このスイッチングデバイスは、さらに、バリデーション信号F1...FNのアクティブフロントを検出するための検出手段DET Fi(ここで、iは1～N)を備え、これら検出手段は、リセット手段(O12...ON2)を制御するために用いられる。

【0028】このスイッチングデバイスSWの動作原理は、以下の通りである。

【0029】ある一つの選択信号Sel iがアクティブ状態にある場合(これは、メモリ手段の性質から論理レベル1によって表され、このアクティブ状態はラッチ(メモリ)Li内に格納される)、それと関連するバリデーション信号Fiはアクティブ状態となる。正常な動作状態においては、他の選択信号Sel 1...Sel i-1, Sel i+1...Sel Nは非アクティブ状態、即ち、論理レベル0にあり、それらと関連するバリデーション信号F1...Fi-1, Fi+1...FNも非アクティブ状態にある。これら(非アクティブな)バリデーション信号は、ANDゲートA1...Ai-1, Ai+1...ANの2つの入力の一つに接続され、ANDゲートの出力信号C1ks...C1k(i-1)s, C1k(i+1)s...C1kNは、このとき非アクティブ状態に保たれる。一つのANDゲートAiのみが、バリデーション信号Fiがアクティブ状態であるという事実のために抑止されず、このANDゲートAiが output に入力信号C1kiを供給する。この信号は、N個の入力を持つORゲートOSの一つの入力に送られ、このORゲートOSのN-1個の残りの入力は、他のANDゲートA1...Ai-1, Ai+1...ANの出力に接続される。スイッチングデバイスSWは、こうして、出力信号CLKを供給するが、この出力信号CLKは、N個の入力信号C1k1...C1kNから、その入力信号C1kiと関連するバリデーション信号Fiを選択信号Sel iによりアクティブ状態にすることによって、選択された入力信号C1kiと同一である。

【0030】選択信号Sel i(iは、1～N)の状態の格納は、以下のように遂行される。選択信号が非アクティブ状態からアクティブ状態に変化すると、その選択信号Sel iと関連するアクティブフロント検出手段DETS iが信号DS iを供給する。この信号DS iは、アクティブフロント、即ち、この実施例においては立ち上がりエッジを提供する。このアクティブフロント

は、ORゲートO11を介して、選択信号Sel iの状態を格納するために用いられるDラッチLiのクロック入力に、前記選択信号の状態が変化した瞬間からいくらか遅延して到着する。こうして、選択信号Sel iのアクティブ状態がDラッチLi内に格納される。

【0031】検出手段DETS1...DETSNによって遂行されるアクティブフロントの検出は、サンプリング信号Smpを用いて行なわれる。このサンプリング信号Smpは、好ましくは、入力信号C1k

i...C1kNの内のその周波数が最も低い一つから形成される。2つの選択信号Sel iとSel jが、このサンプリング信号Smpのアクティブフロントの発生と同時にスイッチされた場合、これら選択信号Sel iとSel jの新たな状態が、それらと関連するDラッチLiとLj内に正しく格納されなくなるおそれがある。事実、説明の想定においては、非アクティブ状態からアクティブ状態、あるいはその逆の変化は、選択信号のアクティブフロントとサンプリング信号Smpのアクティブフロントとが同時に出現するために無視されることとなる。

【0032】以前は、それぞれ、選択信号Sel iがアクティブ状態にあり、選択信号Sel jが非アクティブ状態であったものと想定した場合、スイッチングデバイスSWの正常な動作を潜在的に阻害する以下の2つの状況が発生するおそれがある。

【0033】第一の状況は、選択信号Sel iの状態の変化は検出されたが、選択信号Sel jの状態の変化は検出されなかった場合に発生する。この場合は、総ての(両方の)バリデーション信号が非アクティブとなり、スイッチングデバイスSWの出力信号CLKは、非アクティブの状態に維持される。本発明の選択方法に含まれる属性付与(アトリビューション)過程の実行により、このような状況が出力信号CLKのデューティサイクルに悪影響を及ぼすことが回避される。本発明によると、バリデーション信号F1...FNが同時に非アクティブであることが検出手段DET0によって直ちに検出され、信号RLが供給される。このRL信号は、アクティブフロントを提供する。このアクティブフロントは、同時に、各DラッチLi(iは1～N)のクロック入力に送られ、各Dラッチは、それと関連する選択信号Sel iの新たな格納を遂行する。この属性付与過程の終端において、選択信号Sel 1...Sel Nのうちのアクティブ状態の一つ、このケースでは選択信号Sel j、と関連するバリデーション信号Fjのみがアクティブ状態となる。

【0034】全属性付与過程は、非同期的に、従って、実質的に同時に行なわれ、総てのバリデーション信号F1...FNが非アクティブ状態となる潜伏(ラテン)ト期間は非常に短く、このため、これがスイッチングデバイスSWの出力信号CLKのデューティサイクルに

重大な影響を及ぼすことはない。

【0035】スイッチングデバイスSWの正常な機能に潜在的に致命的な影響を及ぼす第二の状況は、以前は、それぞれ、選択信号Se1iがアクティブであり、選択信号Se1jが非アクティブであり、選択信号Se1jの状態の変化は検出されたが、選択信号Se1iの状態の変化は検出されなかった場合に発生する。この場合は、2つのバリデーション信号がアクティブとなり、スイッチングデバイスSWの出力信号CLKは、サンプリング信号Smpの期間に渡ってアクティブ状態にとどまることとなる。この期間は、スイッチングデバイスSWの出力信号CLKの期間の半分よりかなり長い。本発明に係る選択方法に含まれるリセット過程の実行により、このような状況が出力信号CLKのデューティサイクルに悪影響を及ぼすことが回避される。本発明によると、バリデーション信号FiとFjが同時にアクティブであるという事実は、検出手段DET Fi (iは、1~N)によって直ちに検出される。この場合、選択信号Se1jのみがアクティブフロントを示し、非アクティブ状態からアクティブ状態に変化するため、検出モジュールDET jのみが、それと関連するバリデーション信号Fjのアクティブフロントを識別する。このため、検出モジュールDET jは、信号DFjを供給するが、この信号DFjは、アクティブフロントを、N-1個の入力を持つN-1個のORゲートO12...O(j-1)2, O(j+1)2...ON2に供給する。これら論理ゲートの出力は、ラッチL1...Lj-1, Lj+1...LNの各リセット入力に接続される。信号DFiのアクティブフロントは、これらDラッチの出力を非アクティブ状態に、従って、バリデーション信号F1...Fj-1, Fj+1...FNを非アクティブ状態にリセットする。このリセット過程の終端において、選択信号Se11...Se1Nのうちのアクティブな一つ、説明のケースでは選択信号Se1j、と関連するバリデーション信号Fjのみがアクティブ状態にとどまる。

【0036】全リセット過程は、非同期的に、従って、実質的に同時に実行なわれ、少なくとも2つのバリデーション信号F1...FNが同時にアクティブ状態となる潜伏(ラテント)期間は非常に短く、このため、これがスイッチングデバイスSWの出力信号CLKのデューティサイクルに大きな影響を及ぼすことはない。

【0037】図2は、選択信号Se11...Se1Nのためのアクティブフロント検出手段内に組み込まれるアクティブフロント検出器DET Siの一つの実施例を示す。この実施例におけるこのアクティブフロント検出器は、選択信号Se1iの一つを受信するためのデータ入力D、サンプリング信号Smpを受信するためのクロック入力、及びデータ出力Qを有するDラッチLSiと、DラッチLSiのデータ出力Qに直接に接続された

一つの入力、DラッチLSiのデータ出力Qに遅延セルTSiを介して接続されたもう一つの入力、及びアクティブフロント検出器DET Siの出力を構成する一つの出力を有する排他的ORゲートXSiと、を備えている。

【0038】この検出器は以下のように動作する。選択信号Se1iの状態がサンプリング信号Smpの各アクティブフロントにおいて格納される。DラッチLSiのデータ出力Qは、選択信号Se1iの状態の変化を追跡し、選択信号Se1iの状態が変化すると、この変化は即座に排他的ORゲートXSiの入力の一つに送られる。排他的ORゲートXSiの他方の入力は、DラッチLSiのデータ出力Qの前の状態に遅延セルTSiによって導入される遅延の期間だけとどまる。従って、この遅延期間だけ、排他的ORゲートXSiの出力はアクティブ状態にとどまり、こうして、選択信号Se1iのアクティブフロントが検出されたときにアクティブフロントを示す信号DSiを供給する。

【0039】図3は、バリデーション信号のアクティブフロントのための検出手段内に組み込まれるアクティブフロント検出器の実施例を示す。このアクティブフロント検出器は、バリデーション信号Fiの一つを直接に受信する一つの入力、バリデーション信号Fiを遅延セルDFiを介して受信するもう一つの入力、及び一つの出力を有する排他的ORゲートXFiと、バリデーション信号Fiと関連する選択信号Se1iを受信する入力、排他的ORゲートXFiの出力に接続されたもう一つの入力、及びアクティブフロント検出器DET Fiの出力を形成する出力を有するANDゲートAFiと、を備えている。

【0040】この検出器は、以下のように動作する。バリデーション信号Fiの状態が変化すると、この変化が瞬時に排他的ORゲートXFiの入力の一つに送られ、排他的ORゲートXFiの他方の入力は、バリデーション信号Fiの前の状態に、遅延セルDFiによって導入される遅延の期間だけとどまる。従って、この遅延期間だけ、排他的ORゲートXFiの出力はアクティブ状態を取り、このため、選択信号Se1iのアクティブフロントが検出されたときにアクティブフロントを示す信号を供給する。このアクティブフロントは、検出器の出力信号DFi内に、これがANDゲートAFiを通過した場合にのみ、従って、関連する選択信号Se1i自身がアクティブ状態を取った場合にのみ、即ち、バリデーション信号Fiの状態の変化がアクティブフロントと対応しないときにのみ、排他的に存在する。

【0041】代替の実施例においては、排他的ORゲートXFiの出力に接続されていないANDゲートAFiの入力は、選択信号Se1iの代わりに、バリデーション信号Fiを受信するように接続される。

【0042】図4は、総てのバリデーション信号F

1 . . . FNが同時に非アクティブであることを検出するための検出手段DET0の実施例を示す。これらの検出手段は、N個のバリデーション信号F1 . . . FNを受信するN個の入力と、一つの出力を有するNORゲートと、NORゲートの出力に直接に接続された一つの入力、NORゲートの出力に遅延セルT0を介して接続されたもう一つの入力、及び一つの出力を有する排他的ORゲートX0と、NORゲートの出力に接続された一つの入力、排他的ORゲートX0の出力に接続されたもう一つの入力、及び検出手段DET0の出力を形成する出力を有するANDゲートA0を、を備えている。

【0043】これら検出手段DET0は、以下のように動作する。NORゲートの出力信号がその状態を変化させると、この変化が即座に排他的ORゲートX0の入力の一つに送られ、排他的ORゲートX0の他方の入力は、NORゲートの出力の前の状態に、遅延セルT0により導入される遅延期間だけとどまる。従って、この遅延期間だけ、排他的ORゲートX0の出力はアクティブ状態を取り、NORゲートの出力に存在する信号のアクティブフロントが検出されたときにアクティブフロントを表す信号を供給する。このアクティブフロントは、検出手段DET0の出力信号RL内に、これがANDゲートA0を通過した場合にのみ、従って、NORゲートの出力信号自身がアクティブ状態に入った場合にのみ、即ち、総ての選択信号がアクティブ状態にある場合にのみ、存在する。

【0044】図2乃至図4との関連で説明した検出手段の代替実施例も容易に考えられる。例えば、アクティブ状態と非アクティブ状態が、それぞれ、上述のように論理レベル1と0ではなく、論理0と1に対応するように選択された場合は、モーガン(Morgan)の定理に従って、他の論理関数を用いる必要が生じることは明らかである。このような修正及び適合は、当業者においては周知である。

【0045】図5は、スマートカードと通信するための装置の略図を示す。この装置は、スマートカードの表面上に存在する集積回路に電気的に接続され、クロックパッドと呼ばれる少なくとも一つのコンタクトパッドを有し、集積回路にクロック信号CLKを供給するために用いられるコネクタCONと、前記集積回路との間でデータを交換するために用いるマイクロプロセッサMCと、コネクタCONとマイクロプロセッサMCとの間に配置され、発振器OSC、分周器DIV及び処理ユニットPUから構成され、マイクロプロセッサMCと集積回路との間のデータのやりとりを可能にするインターフェースモジュールIMと、を備えている。

【0046】分周器D1Vの出力は、一時的なクロック信号C1k1を供給し、発振器OSCは、永久的なクロック信号C1k2を供給する。

#### 【0047】マシーンとスマートカードとの間の対話

(相互作用)については、標準ISO/IEC 7816-3:1997において記述されている。

【0048】スマートカードのいわゆる起動フェーズは、2つの段階から成る。一時的動作モードと呼ばれる第一の動作モードにおいては、スマートカードと装置とを互いに結合することにより形成されるシステムは、まだ動作状態ではない。装置は、最初に、スマートカードの存在を検出し、スマートカードの表面上に存在する集積回路を、その公称動作状態にすること、即ち、特に、集

10 積回路に電源電圧を供給することと、集積回路が装置と通信できるようにデータ路を初期化することとを要求される。永久的動作モードと呼ばれる第二の動作モードにおいては、集積回路に電圧が供給され、集積回路は動作周波数の永久的なクロック信号を受信し、データ路は集積回路と装置との間で情報を伝送できる状態にある。一時的動作モードにおいては、集積回路は、その周波数が動作周波数とは異なる一時的クロック信号C1k1を受信することを要求される。この一時的クロック信号C1k1には、好ましくは、動作周波数より低い周波数を有

20 する信号が用いられる。こうすることにより、一時的動作の際の集積回路のエネルギー消費が低く抑えられる。このような選択は、通常携帯型の装置で行なわれているように集積回路にその電源電圧を供給するための電源として蓄電池が用いられるような用途では、特に有益である。システムは、次に、一時的動作の終端において、スマートカードの表面上に存在する集積回路にクロック信号として送られる信号CLKの切り替えを遂行する。この切り替えは、インターフェースモジュールIM内に組み込まれたスイッチングデバイスSWによって実現

30 される。このスイッチングデバイスSWは、選択信号S

である。コントローラーは、まずS11は、選択信号S11及びS12の状態の変化の形式でのコマンドの受信に応答して、一時的動作モードの際に集積回路のクロック信号CLKとして用いられる一時的クロック信号C1k1から、永久動作モードの際に集積回路のクロック信号CLKとして用いられる永久的クロック信号C1k2に切り替える。

【0049】このように、本発明の選択方法を実装するスイッチングデバイスSWを、このような目的に対して用いることにより、スイッチングデバイスによって遂行されるスイッチング動作を上述のISO/IEC7816-3:1997標準の規定、即ち、装置によってスマートカードの表面上に存在する集積回路に供給されるクロック信号CLKのデューティサイクルの健全性に関する規定に準拠させることができるとする。

### 【図面の簡単な説明】

【図1】本発明の方法がその中で利用されるスイッチングデバイスを表す部分動作ダイアグラムである

【図2】図1のスイッチングデバイス内に存在する検出モジュールの回路図である。

50. [図3]図1のスイッキングデバイス内に存在する代替

の検出モジュールの回路図である。

【図4】図1のスイッチングデバイス内に存在するさらにもう一つの検出モジュールの回路図である。

【図5】図1のスイッチングデバイスを備える装置を示すブロック図である。

【符号の説明】

SW スイッチングデバイス

O11...ON1 属性付与手段

O12...ON1 リセット手段

DET0 バリデーション信号検出手段

DETf バリデーション信号アクティブフロント検出手段

Li ラッチ/メモリ手段

DET<sub>S</sub> 選択信号検出デバイス

CON コネクタ

MC マイクロプロセッサ

IM インタフェースモジュール

OSC 発振器

DIV 分周器

PU 処理ユニット

C1k1...C1kN 入力信号

CLK 出力

Fi バリデーション信号

Sel1 選択信号

Ai ANDゲート

Smp サンプリング信号

DETfj 検出モジュール

LSi Dラッチ

XSi 排他的ORゲート

10 TSi 遅延セル

XFi 排他的ORゲート

TFi 遅延セル

AFi ADNゲート

DET0 検出手段

NOR NORゲート

T0 遅延セル

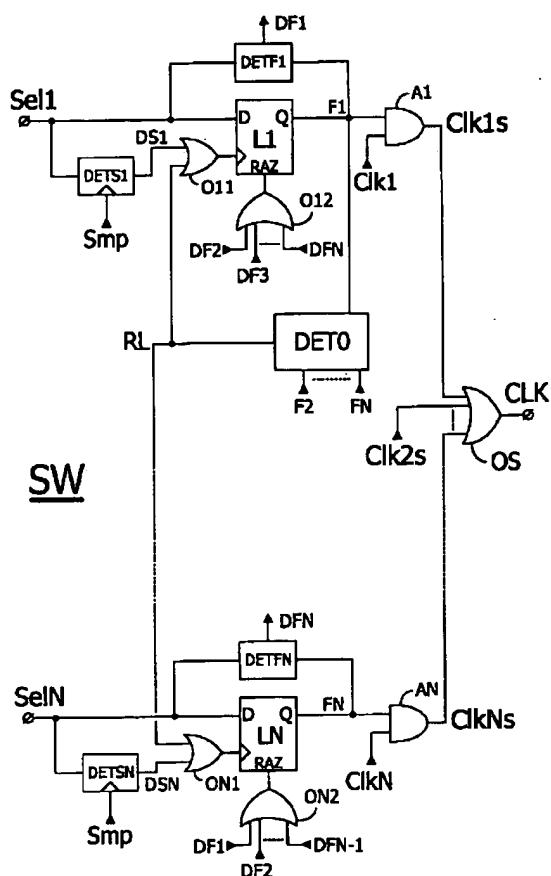
AO ADNゲート

CLK クロック信号

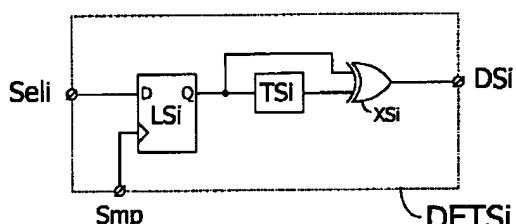
C1k1 一時的クロック信号

20 C1k2 永久的クロック信号

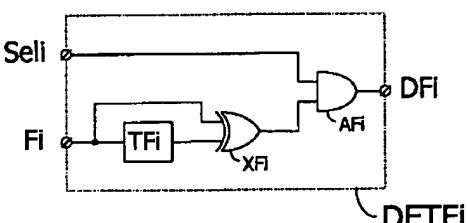
【図1】



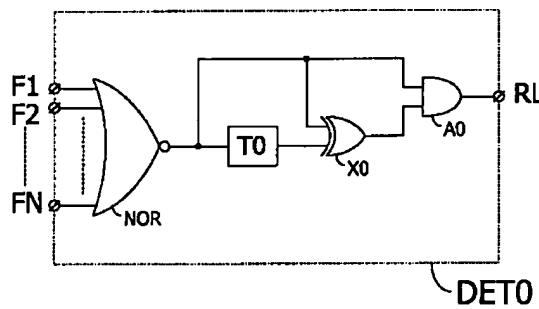
【図2】



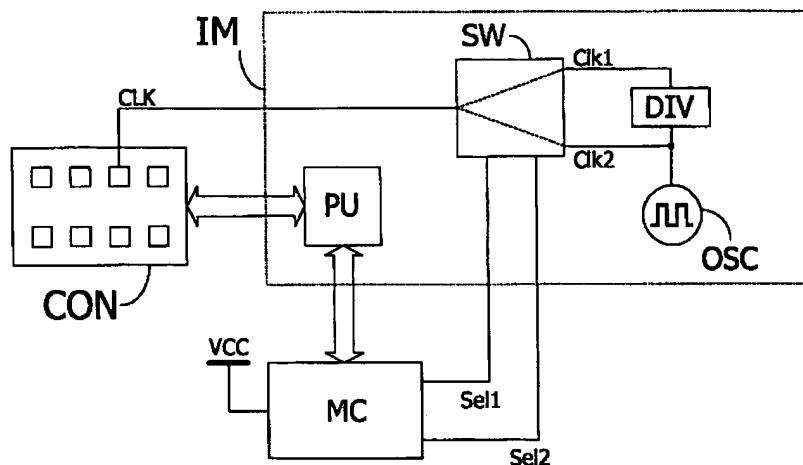
【図3】



【図4】



【図5】




---

フロントページの続き

(71)出願人 590000248

Groenewoudseweg 1,  
5621 BA Eindhoven, Th  
e Netherlands